

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 9 月 29 日 (29.09.2005)

PCT

(10) 国際公開番号
WO 2005/091357 A1

(51) 国際特許分類⁷: H01L 21/82, 21/8234, 27/088

(21) 国際出願番号: PCT/JP2005/004221

(22) 国際出願日: 2005 年 3 月 10 日 (10.03.2005)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2004-078826 2004 年 3 月 18 日 (18.03.2004) JP

(71) 出願人 (米国を除く全ての指定国について): 松下電
器産業株式会社 (MATSUSHITA ELECTRIC INDUS-
TRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大
字門真 1 0 0 6 番地 Osaka (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 森 敦弘 (MORI,

Atsuhiko). 丸井 信一 (MARUI, Shinichi). 岡本 稔
(OKAMOTO, Minoru).

(74) 代理人: 高松 猛, 外 (TAKAMATSU, Takeshi et al.);
〒1076013 東京都港区赤坂一丁目 1 2 番 3 2 号ア-
ーク森ビル 1 3 階 栄光特許事務所 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が
可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR,
BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU,
ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT,
LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI,
NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,
SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, YU, ZA, ZM, ZW.

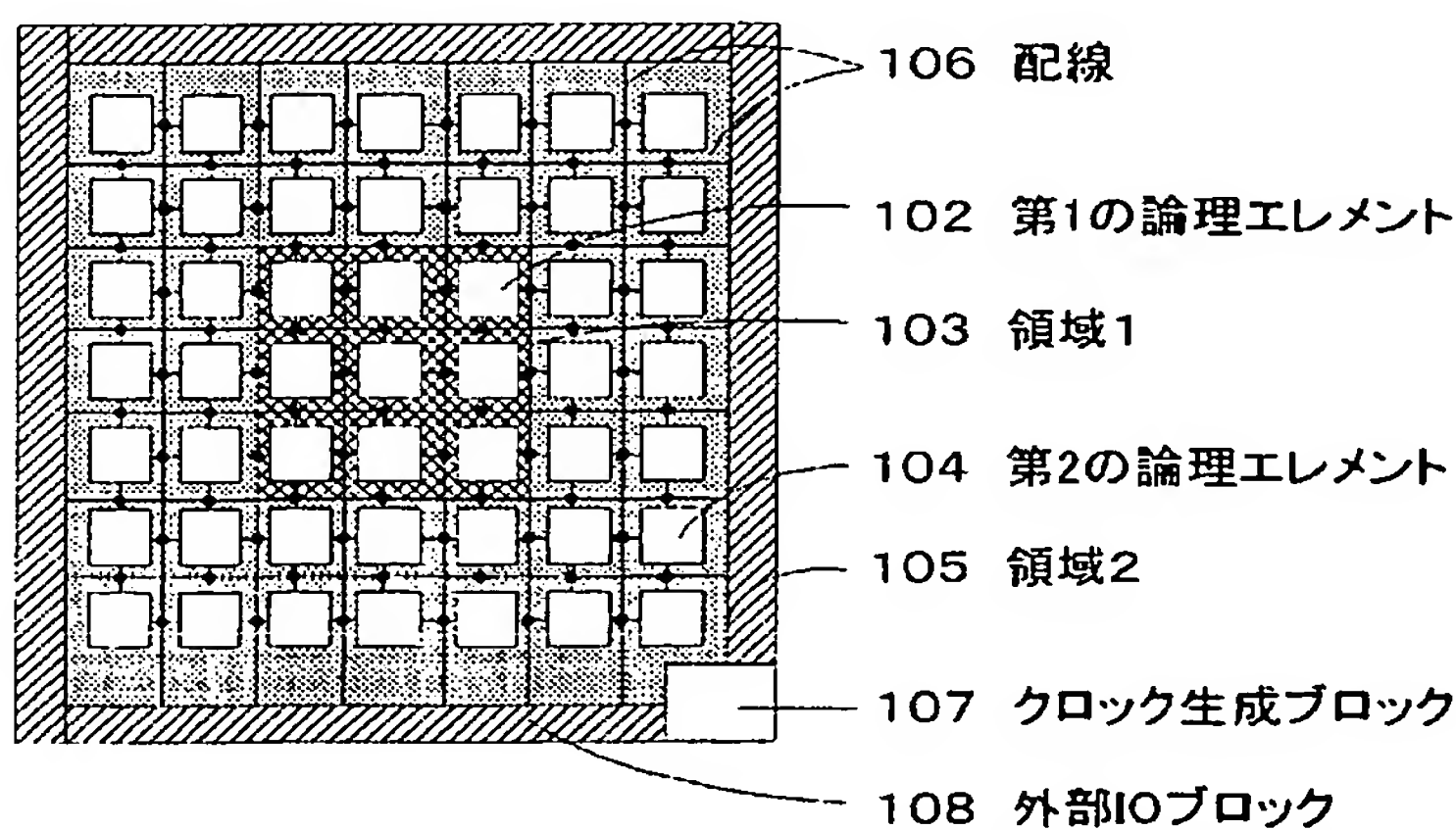
(84) 指定国 (表示のない限り、全ての種類の広域保護
が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA,
SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ,

/ 続葉有 /

(54) Title: PROGRAMMABLE LOGIC DEVICE AND ITS DESIGNING METHOD

(54) 発明の名称: プログラマブル・ロジック・デバイスおよびその設計方法

101
プログラマブル・ロジック・デバイス



101... PROGRAMMABLE LOGIC DEVICE
102... FIRST LOGIC ELEMENT
103... AREA 1
104... SECOND LOGIC ELEMENT
105... AREA 2
106... WIRING
107... CLOCK GENERATING BLOCK
108... EXTERNAL IO BLOCK

(57) Abstract: A programmable logic device comprising programmable elements, of which the power consumption and the area can be reduced. The programmable logic device (101) comprises a first logic element (102), and a second logic element (104) having the same logic as that of the first logic element (102) and the design limit of an operating speed lower than that of the first logic element (102).

/ 続葉有 /

WO 2005/091357 A1



BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

(57) 要約: プログラム可能な論理エレメントからなるプログラマブル・ロジック・デバイスの消費電力と面積を削減可能にする。 プログラム可能な論理エレメントからなるプログラマブル・ロジック・デバイス101において、第1の論理エレメント102と、第1の論理エレメント102と同論理で、かつ動作速度の設計上限が第1の論理エレメント102に比較して低速である第2の論理エレメント104とを備える。